

Общий вид реализаций топологий [5] разработанного СФ-блока представлен на рис. 3.

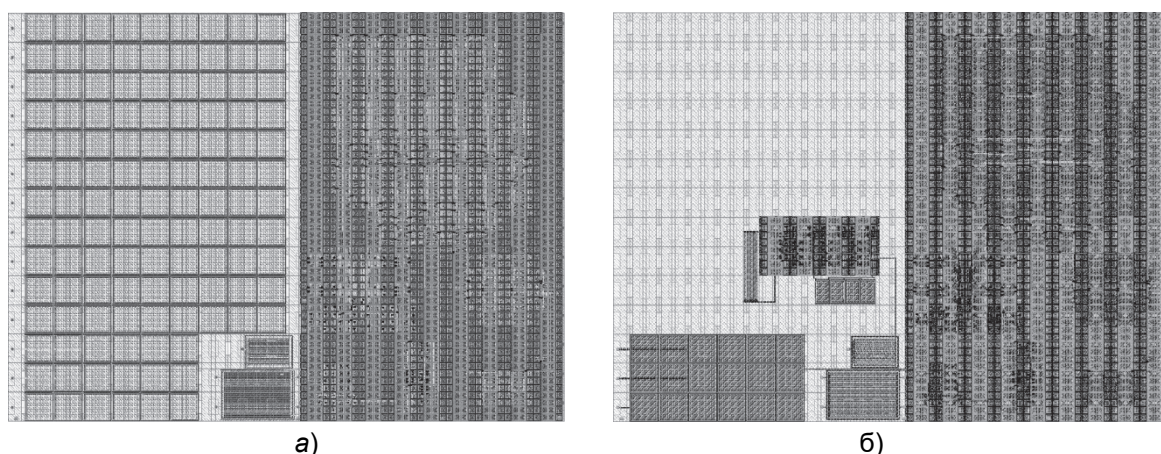


Рис. 3. Топологии СФ-блока синтезатора частот а) с пассивным петлевым фильтром на МОП емкостях б) со схемой умножителя емкости.

Разработка схемы ФАПЧ для БК серии 5521, выполнена по технологическим нормам 0,18 мкм. Блок может быть использован для решения задач синхронизации цифровых устройств, реализованных в базе БК, тактовая частота которых находится в диапазоне $4 \div 384$ МГц.

Работа выполнена при финансовой поддержке Минобрнауки России в рамках договора 01.G25.31.0126.

СПИСОК ЛИТЕРАТУРЫ

1. *Behzad Razavi*. Monolithic Phase-Locked Loops and Clock Recovery Circuits: Theory and Design, Wiley/IEEE Press, December 4, 2008.
2. *Best R.E.* Phase-Locked Loops. Design, Simulation, and Applications. McGraw Hill, 2003.
3. *Peiqing Zhu*. "Design and characterization of phaselocked loops for radiation-tolerant applications", PhD Dissertation, Department of Electrical Engineering, Southern Methodist University, Dallas, TX, 2008.
4. *William O. Keese*. "An Analysis and Performance Evaluation of a Passive Filter Design Technique for Charge Pump Phase-Locked Loops", National Semiconductor Application Note 1001, May 1996.
5. *Коняхин В.В., Денисов А.Н., Фёдоров Р.А., Вильсон А.Л., Бражников С.С., Коновалов В.С., Малашевич Н.И., Росляков А.С., под. общ. ред. А.Н. Саурова*. Микросхемы для аппаратуры космического назначения. Практическое пособие. - М.: ТЕХНОСФЕРА, 2016. — 388 с.